

TD : Code et détection d'erreur

Rappels de cours

Détection des erreurs

Pour chaque information de k bits transmis, on rajoute r bits de codage d'erreur.

On dit qu'on utilise un code $C(n, k)$ avec $n = k + r$

Le bloc constitué des n bits s'appelle un mot de code.

Le rendement d'un code est défini par le rapport k/n .

Code à parité

Parité verticale : VRC (Vertical Redundancy Check)

On ajoute un bit à l'information transmise afin que le mot de code comprenne un nombre pair de '1'.

Parité longitudinale : LRC (Longitudinal Redundancy Check)

Cette méthode traite un groupe de blocs. Comme précédemment on calcule un bit de parité, mais en utilisant les bits de même rang pour chaque bloc.

Code cyclique : CRC (Cyclic Redundancy code)

Soit M l'ensemble des bits d'informations à transmettre. $M = m_n \dots m_1 m_0$ où m_i est un bit.

On associe à M le polynôme $M(x) = m_n x^n + \dots + m_1 x^1 + m_0$.

Par exemple : la suite 1 1 0 1 0 est représentée par le polynôme : $x^4 + x^3 + x$.

Soit $G(x)$ le polynôme générateur. $G(x)$ est de degré γ .

On peut exprimer $M(x) = G(x).Q(x) + R(x)$ [à réaliser en binaire]

$R(x)$, le reste de la division polynomiale de $x^\gamma.M(x)$ par $G(x)$, représente le code d'erreur.

Le bloc transmis sera la suite de bits correspondant au polynôme : $M'(x) = x^\gamma.M(x) - R(x)$.

A la réception, $M'(x)$ est divisé par $G(x)$ (par le récepteur). Le reste de la division est nulle s'il n'y a pas eu d'erreur.

Toutes les opérations sont binaires.

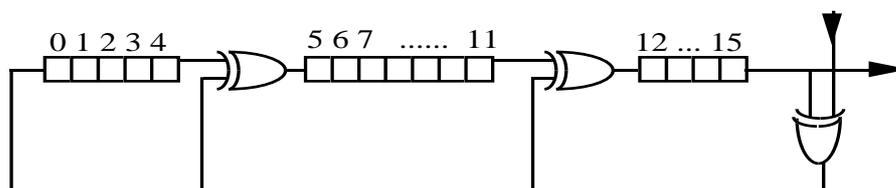
Le circuit permettant d'effectuer ces calculs se compose :

- d'un registre à décalage,
- d'un ou plusieurs *OU* exclusifs chacun matérialisant les puissances non nulles du polynôme générateur.

Exemple

Circuit correspondant au polynôme générateur V41, normalisé par le ITU-T.

$$G(x) = x^{16} + x^{12} + x^5 + 1$$



Exercice 1

Dans l'alphabet ITU-T¹ (ex CCITT²) N° 5, le mot "OSI" se code par les trois caractères de 7 bits suivants :

O = 1 0 0 1 1 1 1

S = 1 0 1 0 0 1 1

I = 1 0 0 0 0 1 1

1. Donnez le mot de code sur 8 bits en utilisant une parité paire pour calculer le VRC de chaque caractère et le LRC du mot OSI.
2. Même question en utilisant une parité impaire.

Exercice 2

1. Calculez le bloc de contrôle d'erreurs (CRC) correspondant à la suite de bits M en utilisant le polynôme d'erreur $G(x) = x^4 + x^3 + x^1 + 1$.
M = 1 1 0 0 1 0 1 0 1 0 1 0 1 0 1 1
2. Construire le circuit correspondant à $G(x)$ (voir la page de rappels).

Exercice 3

En gardant les mêmes caractères que dans l'exercice 1, calculez le LRC du mot OSI par une division polynomiale utilisant le polynôme générateur $G(x) = x^8 + 1$, en supposant que le huitième bit est de parité paire.

Exercice 4

On ne considère plus maintenant que les deux premiers caractères, composés du codage dans l'alphabet ITU-T et du bit de parité paire associé.

1. Calculez la division polynomiale du message composé des deux caractères par le polynôme normalisé V41.
2. Effectuez pas à pas le calcul du récepteur du message, en supposant que la transmission s'est effectuée sans erreur.

Exercice 5

Soit la séquence de bits suivante : 0 1 1 0 1 0 1 1 1 0 0 1 0 1 1 0, (notée 6B96 en hexadécimal). Le mécanisme de détection des erreurs utilise un CRC sur 16 bits dont le polynôme générateur est le polynôme normalisé par l'avis V41.

1. Représentez à l'aide d'un tableau les restes successifs trouvés pas à pas par l'émetteur.
2. Par suite d'une erreur de transmission, le transmetteur inverse le 14ème bit. Effectuez la division polynomiale faite par le récepteur.
3. En utilisant le circuit de calcul approprié, représentez à l'aide d'un tableau les restes successifs trouvés pas à pas par le récepteur. Donnez la valeur du reste trouvé par le récepteur sous forme binaire, puis en notation hexadécimale.

¹International Telecommunication Union

²Comité Consultatif International Télégraphique et Téléphonique